

# สารบัญ

	หน้า
คำนำ	I
คำนิยม	III
สารบัญ	IX
<b>บทที่ 1 บทนำ</b>	<b>1</b>
1.1 ความรู้เบื้องต้นเกี่ยวกับวงจรรวม (Fundamental of integrated circuit, IC)	3
1.2 อุตสาหกรรมการผลิตวงจรรวม	7
1.2.1 อุตสาหกรรมขั้นต้น	9
1.2.2 อุตสาหกรรมขั้นกลาง	9
1.2.3 อุตสาหกรรมขั้นปลาย	13
1.2.4 อุตสาหกรรมต่อเนื่อง	13
1.3 อุตสาหกรรมวงจรรวมในประเทศไทย	14
1.3.1 โมเดลธุรกิจ (Business Model) ของอุตสาหกรรมการผลิตวงจรรวม	15
1.3.2 คลัสเตอร์วงจรรวมในประเทศไทย (Integrated circuit cluster in Thailand)	16
1.3.3 จุดแข็งและจุดอ่อนของอุตสาหกรรมวงจรรวมในประเทศไทย	18
บรรณานุกรม	19
<b>บทที่ 2 การปลูกผลึกและการเตรียมแผ่นเวเฟอร์</b>	<b>21</b>
2.1 การปลูกผลึก (Crystal growth)	23
2.1.1 การให้ความร้อนแก่ซิลิกา (Heating silica)	23
2.1.2 ไตรโคลโรซิลเลน (Trichlorosilane)	24
2.1.3 การแยกด้วยความร้อน (Thermal deposition)	24
2.2 การเตรียมแผ่นเวเฟอร์ (Wafer preparation)	32
2.2.1 การนำเอาแท่งผลึกออกจากกระบวนการปลูกผลึก (End cropping)	32
2.2.2 การขัดตามเส้นผ่านศูนย์กลาง (Diameter grinding)	32
2.2.3 การตรวจสอบทิศทาง สภาพนำไฟฟ้า และสภาพต้านทานไฟฟ้าของผลึก (Crystal orientation, conductivity, and resistivity check)	33

## สารบัญ (ต่อ)

	หน้า
2.2.4 การขัดออกให้เรียบ (Flat grinding)	33
2.2.5 การตัดเป็นแว่นผลึก (Wafer slicing)	34
2.2.6 การทำเครื่องหมายบนแผ่นเวเฟอร์ (Wafer marking)	35
2.2.7 การขัดขอบ (Edge grinding)	35
2.2.8 การกัดแผ่นเวเฟอร์ (Wafer etching)	36
2.2.9 การแยกความหนาและตรวจสอบความเรียบ (Thickness sorting and flatness checking)	36
2.2.10 การขัดหยาบ (Lapping)	37
2.2.11 การขัดทางเคมีและเชิงกล (Polishing)	37
2.2.12 การตรวจสอบแผ่นเวเฟอร์ (Wafer inspection)	38
บรรณานุกรม	40
<b>บทที่ 3 การสร้างวงจรมบนแผ่นเวเฟอร์</b>	<b>41</b>
3.1 โครงสร้างของอุปกรณ์สารกึ่งตัวนำชนิดมอส	43
3.2 กระบวนการในการสร้างวงจรรวมบนแผ่นเวเฟอร์	44
3.2.1 การเตรียมแผ่นฐานรองซิลิกอน	45
3.2.2 กระบวนการออกซิเดชัน (Oxidation process)	46
3.2.3 การสร้างแผ่นโฟโตมาร์ก (Photomask)	49
3.2.4 ถ่ายแบบลายวงจรม (Photolithography)	51
3.2.5 กระบวนการกัด (Etching)	55
3.2.6 การเคลือบด้วยไอระเหยของสารเคมี (Chemical vapor deposition)	56
3.2.7 กระบวนการเจือสาร (Doping)	58
3.2.8 กระบวนการเมทัลไลเซชัน (Metallization)	60
3.2.9 กระบวนการสปัตเตอริง (Sputtering)	62
3.2.10 การทดสอบวงจรมและทำเครื่องหมายบนแผ่นเวเฟอร์ (Water test and mask)	64
บรรณานุกรม	66

## สารบัญ (ต่อ)

	หน้า
<b>บทที่ 4 การผลิตส่วนหน้า</b>	<b>67</b>
4.1 ลักษณะทั่วไปของบรรจุภัณฑ์คิวเอฟเอ็น (Quad flat no lead, QFN)	69
4.2 ชนิดของบรรจุภัณฑ์คิวเอฟเอ็น	71
4.2.1 คิวเอฟเอ็นแบบพลาสติก (Plastic moulded QFN)	71
4.2.2 คิวเอฟเอ็นแบบแอร์เควิตี (Air cavity QFN)	72
4.3 กระบวนการบรรจุภัณฑ์วงจรรวมชนิดคิวเอฟเอ็นแบบพลาสติก (Plastic moulded QFN)	73
4.3.1 ขั้นตอนในส่วนของการผลิตส่วนหน้า	73
4.3.2 กระบวนการเวเฟอร์เมาท์ (Wafer mount process)	77
4.3.3 กระบวนการเจียรนัยแผ่นหลังเวเฟอร์ (Wafer back grinding process)	79
4.3.4 เวเฟอร์เมาท์และการตรวจสอบคุณภาพครั้งที่ 2 (Wafer mount and 2 <sup>nd</sup> optical)	84
4.3.5 กระบวนการตัดแผ่นเวเฟอร์ (Wafer saw process)	86
4.3.6 กระบวนการไดแอตแทช (Die attach process)	92
4.3.7 กระบวนการทำความสะอาดโดยพลาสมา (Plasma cleaning process)	119
4.3.8 กระบวนการเชื่อมลวด (Wire bonding)	122
4.3.9 กระบวนการเคลือบได (Die coat process)	130
4.3.10 การตรวจสอบคุณภาพครั้งที่ 3 (3 <sup>rd</sup> Optical inspection)	131
บรรณานุกรม	132
<b>บทที่ 5 การผลิตส่วนหลัง</b>	<b>141</b>
5.1 ขั้นตอนในส่วนของการผลิตส่วนหลัง	143
5.2 กระบวนการ โมลด์ (Molding process)	146
5.3 กระบวนการลอกเทปด้านหลังลีดเฟรม (Detape process)	151
5.4 กระบวนการอบหลังการ โมลด์ (Post mold cure, PMC)	151
5.5 กระบวนการทำความสะอาดคราบ โมลด์ (Mold flash cleaning process)	154

## สารบัญ (ต่อ)

	หน้า
5.5.1 กระบวนการบัพฟิง (Buffing)	154
5.5.2 กระบวนการวอเตอร์เจ็ต (Water jet process)	158
5.6 กระบวนการกำหนดเครื่องหมาย (Marking process)	161
5.6.1 กระบวนการกำหนดเครื่องหมายด้วยหมึกพิมพ์ (Ink mark process)	161
5.6.2 กระบวนการกำหนดเครื่องหมายด้วยเลเซอร์ (Laser marking process)	162
5.7 กระบวนการชุบ (Plating process)	165
5.8 กระบวนการตัดแยกเป็นยูนิต (Singulation process)	172
5.8.1 ขั้นตอนการเมาท์สตริปด้วยมือ (Manual strip mount process)	173
5.8.2 ขั้นตอนการตัดแยกเป็นยูนิต (Singulation process)	174
5.8.3 กระบวนการลบความเหนียวของเทปด้วยยูวี (UV erase process)	179
5.9 กระบวนการตรวจสอบด้วยเครื่องมืออัตโนมัติและสายตา (Pick and place process)	181
5.9.1 วิธีการตรวจสอบด้วยสายตา (Visual inspection method)	181
5.9.2 วิธีการตรวจสอบด้วยภาพอัตโนมัติ (Auto vision inspection method)	183
5.10 กระบวนการบรรจุ (Packing process)	187
5.11 การทดสอบวงจรรวม (Integrated circuit testing)	188
บรรณานุกรม	191
<b>บทที่ 6 กระบวนการบรรจุภัณฑ์วงจรรวมของบรรจุภัณฑ์ชนิดมีขาขึ้นออกจากบรรจุภัณฑ์</b>	<b>195</b>
6.1 ลักษณะบรรจุภัณฑ์วงจรรวมชนิดมีขา (Through hole package)	197
6.2 กระบวนการกำจัดส่วนเกิน (Dejunk process)	200
6.3 กระบวนการตัดปลายขา พับขา และตัดแบ่งเป็นยูนิต (Trim form and singulation)	203
บรรณานุกรม	208
<b>บทที่ 7 ความน่าเชื่อถือของบรรจุภัณฑ์วงจรรวม</b>	<b>209</b>
7.1 ความน่าเชื่อถือของบรรจุภัณฑ์วงจรรวม	211
7.2 ความล้มเหลวที่ขึ้นอยู่กับเวลา (Failure in time, FIT)	212

## สารบัญ (ต่อ)

	หน้า
7.3 การทดสอบความน่าเชื่อถือของบรรจุภัณฑ์วงจรรวม (Reliability test of IC packaging process)	213
7.4 วิธีการและเครื่องมือในการทดสอบความน่าเชื่อถือ	214
7.4.1 วิธีทดสอบอายุการใช้งาน (Accerated life test)	214
7.4.2 มาตรฐานความน่าเชื่อถือของอุปกรณ์สารกึ่งตัวนำ	219
7.4.3 ลักษณะการทดสอบและเครื่องมือที่ใช้ในการทดสอบความน่าเชื่อถือ	220
7.5 ตัวอย่างการวิเคราะห์ความน่าเชื่อถือของบรรจุภัณฑ์วงจรรวม	231
บรรณานุกรม	233
<b>บทที่ 8 การวิเคราะห์เชิงล้มเหลวของบรรจุภัณฑ์วงจรรวม</b>	<b>235</b>
8.1 การวิเคราะห์เชิงล้มเหลว	237
8.2 วิธีดำเนินการวิเคราะห์เชิงล้มเหลว	237
8.2.1 การยืนยันข้อมูลความล้มเหลว (Confirmation of information on failure)	238
8.2.2 การสังเกตจากภายนอก (External observation)	242
8.2.3 การยืนยันในการวิเคราะห์ลักษณะเฉพาะ/วิธีการล้มเหลว (Confirmation of characteristic analysis/Failure mode)	243
8.2.4 การทดสอบโดยไม่ทำลาย (Nondestructive analysis)	243
8.2.5 การวิเคราะห์แบบเปิดผนึก (Unsealing)	248
8.2.6 การสังเกตภายในและการวัด (Internal observation and measurement)	251
8.2.7 การค้นหาตำแหน่งการล้มเหลว	258
8.2.8 เทคโนโลยีที่ใช้ในกระบวนการวิเคราะห์ (Processing technology for analysis)	261
8.2.9 การวิเคราะห์พื้นผิวระดับไมครอน (Surface micro analysis)	265
บรรณานุกรม	271

## สารบัญ (ต่อ)

	หน้า
<b>บทที่ 9 ประเภทของบรรจุภัณฑ์วงจรรวม</b>	<b>273</b>
9.1 ความเป็นมาและลักษณะของบรรจุภัณฑ์วงจรรวม	275
9.1.1 บรรจุภัณฑ์วงจรรวมชนิด Ceramic flat pack (FP)	275
9.1.2 บรรจุภัณฑ์วงจรรวมชนิด Dual in line package (DIP)	276
9.1.3 วงจรรวมขนาดใหญ่มาก (Very large scale integration, VLSI)	278
9.1.4 บรรจุภัณฑ์วงจรรวมประเภท Pin grid array (PGA)	278
9.1.5 บรรจุภัณฑ์วงจรรวมประเภท Leadless chip carrier (LCC)	279
9.1.6 เทคโนโลยีเซอร์เฟสมอนท์ (Surface mount technology, SMT)	281
9.1.7 บรรจุภัณฑ์วงจรรวมประเภท Small outline integrated circuit (SOIC)	281
9.1.8 บรรจุภัณฑ์วงจรรวมประเภท Shrink small outline package (SSOP)	282
9.1.9 บรรจุภัณฑ์วงจรรวมประเภท Plastic quad flat pack (PQFP)	283
9.1.10 บรรจุภัณฑ์วงจรรวมประเภท Thin small outline package (TSOP)	284
9.1.11 บรรจุภัณฑ์วงจรรวมประเภท Land grid array (LGA)	285
9.1.12 บรรจุภัณฑ์ประเภท Ball grid array (BGA)	286
9.1.13 บรรจุภัณฑ์วงจรรวมประเภท Fine pitch ball grid array (FPBGA)	289
9.1.14 บรรจุภัณฑ์วงจรรวมประเภท Micro ball grid array (Micro BGA)	290
9.2 แผ่นวงจรพิมพ์ (Print circuit board, PCB) และการประกอบ (Assembly)	291
9.3 ระบบบรรจุภัณฑ์ (System in package, SiP)	295
9.4 โมดูลแบบหลายชิป (Multichip module, MCM)	296
9.5 วงจรแบบสามมิติ (Three dimensional integrated circuit, 3DIC)	297
9.6 ประเภทของบรรจุภัณฑ์วงจรรวม	299
บรรณานุกรม	309